

RAiO

RA8889

TFT LCD 文字圖形控制器

規格書

June 5, 2025

RAiO Technology Inc.

©Copyright RAiO Technology Inc., 2020-2025

1. 簡介

RA8889 支援 CMOS 準位的介面，規格書內包含：系統方塊圖、腳位圖、AC/DC 電氣特性、各個功能子方塊、暫存器、省電模式的詳細描述。

1.1 概觀

RA8889 是一款低功耗及顯示功能強大的彩色 TFT 控制器，內部具有記憶體 SDRAM，為了可以快速為顯示記憶體進行螢幕更新，RA8889 支持 MCU 端 8080/6800 8/16-bit 非同步並列介面與 3/4 線 SPI 及 IIC 串列介面，提供多段的顯示記憶體緩衝區段，並提供畫中畫 (PIP)、透明度控制與顯示旋轉鏡像及內建 JPEG Decoder 等功能。

1.2 系統與晶片示意圖

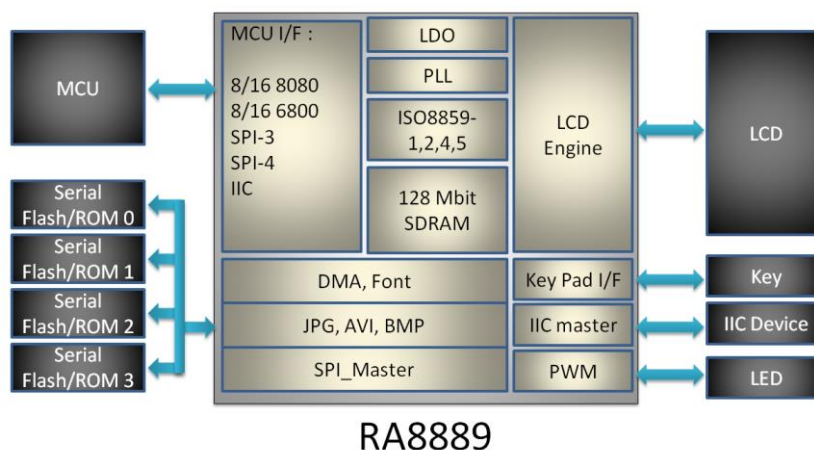


Figure 1-1 : System Diagram

2. 特性

2.1 圖框緩衝區

- 內建 128Mb SDRAM

2.2 主控端介面

- 支援 8080/6800 8/16-bit 非同步並列介面
 - 對於擴展的 MPU 週期提供 Xnwait 的訊號以供交握
- 支援串列主控端介面，例如. IIC, 3/4-wire SPI
- 對於圖像資料寫入支援鏡射與旋轉的功能

2.3 輸入顯示資料格式

- 1bpp: 單色 (1-bit/像素)
- 8bpp: RGB 3:3:2 (1-byte/像素)
- 16bpp: RGB 5:6:5 (2-byte/像素)
- 24bpp: RGB 8:8:8 (3-byte/像素或 4-byte/像素)
 - Index 2:6 (64 索引色/像素並帶透明度屬性)
 - αRGB 4:4:4:4 (4096 索引色/像素並帶透明度屬性)
 - αRGB 8:8:8:8 (8 bit alpha , 24bpp 色深)

2.4 顯示模式

- 使用者可以設定 24/18/16-bit TFT 顯示輸出方式

2.5 支援多種螢幕解析度

- 支援 16/18/24-bit CMOS 介面螢幕
- 支持面板解析度，寬度最大支持 1366 像素點，高度為 2048 像素點以下 (註：實際的面板解析度是取決於 pixel clock 與色深)

當 RA8889 TFT Output 支持 24bpp 時

CCLK Max. = 120MHz

SCLK Max. = 60MHz

Required LCD clock $\cong$ LCD vertical Pixel * LCD horizontal Pixel * 60(Hz) * 1.1

如果 Required LCD Clock > SCLK，此應用下 LCD 刷新率 Refresh Rate (VSYNC rate) 將會低於 60Hz。

可支持屏幕有:

- QVGA: 320 x 240 x 16/18/24-bit LCD 螢幕
- WQVGA: 480 x 272 x 16/18/24-bit LCD 螢幕
- VGA: 640 x 480 x 16/18/24-bit LCD 螢幕
- WVGA: 800 x 480 x 16/18/24-bit LCD 螢幕
- SVGA: 800 x 600 x 16/18/24-bit LCD 螢幕
- QHD: 960 x 540 x 16/18/24-bit LCD 螢幕
- WSVGA: 1024 x 600 x 16/18/24-bit LCD 螢幕
- XGA: 1024 x 768 x 16/18/24-bit LCD 螢幕
- WXGA: 1280 x 768 x 16/18/24-bit LCD 螢幕
- WXGA: 1280 x 800 x 16/18/24-bit LCD 螢幕
- WXGA: 1366 x 768 x 16/18/24-bit LCD 螢幕

2.6 顯示功能

- 使用者可自行定義 4 個 32X32 圖形游標

- 顯示視窗

顯示視窗大小是經由定義 LCD 暫存器得到，而透過底圖 (canvas) 暫存器設定可以對顯示視窗進行全部或部分更新。工作視窗的大小與起始位置的解析度在水平上必須是以 8 個像素的倍數，以垂直而言則是 1 個掃描線的倍數。視窗的座標參考原點為左上角(即使在翻轉圖像或旋轉文字時，亦不需要主控端處理)。

- 虛擬顯示

虛擬顯示可用於顯示大於 LCD 面板尺寸的圖像。圖像可以在任何方向上輕鬆滾動。

- 畫中畫 (PIP)

支援兩個畫中畫視窗，當致能畫中畫視窗時則畫中畫視窗會永遠顯示在主視窗中。畫中畫視窗的大小與起始位置水平上是 4 個像素的倍數，垂直上則是一條掃描線。透過設定畫中畫視窗的起始位置可以達成圖像的滾動。畫中畫 1 的視窗永遠顯示在畫中畫 2 上面。

- 多重緩衝區

多重緩衝允許在緩衝區之間切換主顯示窗口。緩衝區的數量取決於欲寫入緩衝區的影像大小。多重緩衝允許通過切換緩衝區來執行簡單的動畫顯示。

- 喚醒顯示

喚醒顯示效果如果被致能時，那喚醒時可以快速顯示預先儲存在 SDRAM 中的顯示資料。這個功能是在 Standby 與 Suspend 模式喚醒時使用。

- 水平/垂直翻轉顯示

水平/垂直翻轉顯示功能只適用在顯示上，對於其他功能子方塊的讀寫是不影響的，在垂直翻轉顯示致能時 PIP 是被禁能的。

- 彩條顯示 (Color Bar Display)

在沒有 SDRAM 的情況下仍然可以以彩條的方式顯示，預設解析度為 640x480 像素。

2.7 媒體解碼單元 (MDU)

- 自動分辨 JPEG, BMP 和 AVI 格式。
- 支援 JPEG baseline profile, YUV444, YUV422, YUV420, YUV400，不支援 restart interval 格式。
- 支援帶原始數據 (未壓縮) 的標準 BMP 格式。
- 支援 AVI (motion JPEG) 視頻顯示。
- 提供 AVI 顯示的自動播放、暫停和停止功能。

2.8 區塊傳輸引擎 (BTE)

- 2D BitBLT 引擎
- 具有光柵操作與顏色擴展的複製資料
- 方型填滿與圖樣填滿
 - 提供使用者定義的 8x8/16x16 像素的圖樣

- 混合透明 (Opacity)

使用混合透明模式可以將兩個圖檔混和成新的圖形，然後再用畫中畫的方式顯示出來。在處理的速度上而言混合透明與待處理圖檔大小有關，此外，亦可處理單張圖檔。

- 關鍵彩度 (Chroma-keying) 功能: 經由指定的 RGB 顏色來做為透明的參考並進行混和影像的處理。
- 圖形混合透明 (Alpha-blending): 根據暫存器設定透明的比率來進行兩張圖像的混成 (淡入與淡出功能必須被致能)。
- 像素混合透明 (Alpha-blending): 根據 RGB 格式來混合影像，例如 8bit RGB，則 MSB 2bit 為 α 值。

2.9 幾何繪圖引擎

- 支援畫點、線、曲線、圓、橢圓、三角形、矩形、圓角矩形

2.10 SPI 主介面

2.10.1 文字功能

- 內建 ISO/IEC 8859-1/2/4/5. 12x24
- 支援集通 16X16/24X24/32X32 串列字型 ROM 例如 Uni-code/BIG5/GB 等等，支援的集通型號有 GT21L16T1W、GT30L16U2W、GT30L24T3Y、GT30L24M1Z、GT30L32S4W、GT20L24F6Y、GT21L24S1W
- 支援使用者自定義字型半形 (8x16/12x24/16x32) 與全型
- 對於寫入文字支援可程式文字游標
- 支援垂直水平放大字型 X1, X2, X3, X4 倍數
- 支援文字 90 度旋轉

2.10.2 DMA 功能

- 支援外部串列快閃記憶體 (serial flash) 資料複製至圖框緩衝區
- 支援外部快閃記憶體 Single/Dual/Quad mode

2.10.3 一般主 SPI 功能

- 相容 Motorola SPI 規格
- 16 bytes 讀取深度的 FIFO
- 16 bytes 寫入深度的 FIFO
- 在 Tx FIFO 完全清空並且 SPI Tx/Rx 引擎閒置時會發出中斷

2.10.4 IDEC 功能

- 支援外部串列快閃記憶體 (serial flash) 資料透過 MDU 至圖框緩衝區
- 支援外部快閃記憶體 Quad mode

2.11 IIC 介面

- IIC master interface
 - 可以使用在擴充 I/O device，例如在螢幕控制的觸控螢幕
 - 支援標準模式 (100kbps) 與快速模式 (400kbps)

2.12 脈寬調變與計時器

- 內建兩個 16-bit 計數器
- 一個 8-bit pre-scalars 與一個 4-bit 除頻
- 輸出波形的工作週期是可程式化的
- 自動重載入模式或單擊模式
- Dead-Zone 保護

2.13 按鍵介面

- 支援 5x5 鍵盤 (必須使用與 GPIO 的共用腳)
 - 可程式化的掃描周期
 - 支援長按鍵與重覆鍵
 - 支援同時按兩鍵
- 註：在限制條件下可以支援同時按 3 鍵 (3 個鍵線段組成角度必須不是 90°)
- 支援鍵盤喚醒功能

2.14 省電模式

- 支援 3 種省電模式
 - 待機 (Standby)、休眠 (Suspend) 與睡眠 (Sleep) 模式
- 可以使用主控端、按鍵、外部事件喚醒

2.15 時脈來源

- 內建可程式鎖相回路 PLL 以提供系統時脈、LCD 掃描時脈與 SDRAM 時脈使用
- 單一石英晶體震盪輸入: (XI/XO: 10MHz)
- 內部核心最大系統時脈 (最大值 120MHz)
- SDRAM 時脈 (最大值 166MHz)
- LCD 螢幕掃描時脈 (最大值 100MHz)

2.16 重置

- 接受外部硬體重置
- 軟體命令重置

2.17 電源

- I/O 電壓: 3.3V +/- 0.3V
- 內建 1.2V LDO for core power

2.18 封裝

- LQFP-100
- 操作溫度: -40°C ~ 85°C

3. 產品封裝

3.1 RA8889 封裝腳位圖

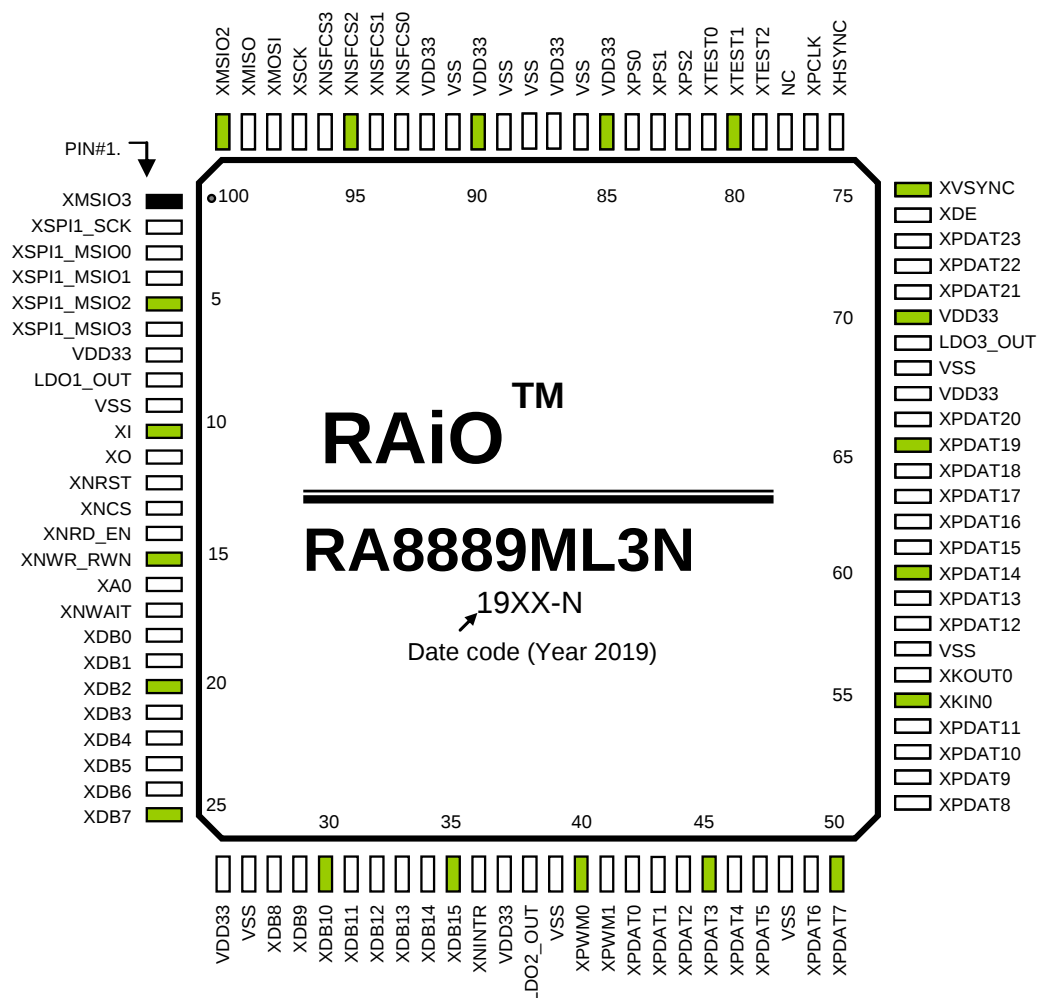
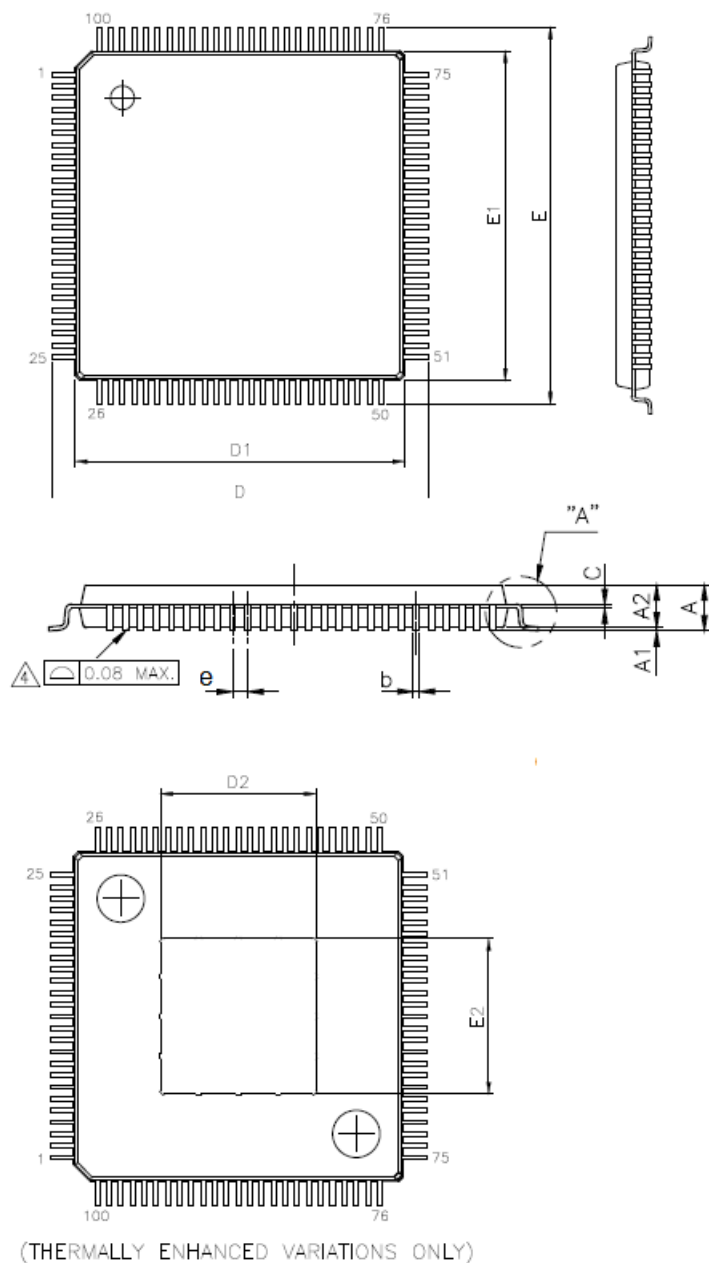


Figure 3-1

3.2 封裝尺寸



VARIATIONS (ALL DIMENSIONS SHOWN IN MM)

SYMBOLS	MIN.	NOM.	MAX.
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
b	0.17	0.20	0.26
c	0.10	0.127	0.20
D	16.00 BSC		
D1	14.00 BSC		
E	16.00 BSC		
E1	14.00 BSC		
e	0.50 BSC		
L	0.45	0.60	0.75
L1	1.00 REF		

THERMALLY ENHANCED DIMENSIONS(SHOWN IN MM)

PAD SIZE	D2		E2	
	MIN.	MAX.	MIN.	MAX.
26*x26* MIL	6.35	6.65	6.35	6.65

"*" is an universal character, which means maybe replaced by specific character, the actual character please refers to the bonding diagram.

NOTES:

1. JEDEC OUTLINE:
MS-026 BOD.
2. DATUM PLANE [H] IS LOCATED AT THE BOTTOM OF THE MOLD PARTING LINE COINCIDENT WITH WHERE THE LEAD EXITS THE BODY.
3. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25 mm PER SIDE. DIMENSIONS D1 AND E1 DO INCLUDE MOLD MISMATCH AND ARE DETERMINED AT DATUM PLANE [H].
4. DIMENSION b DOES NOT INCLUDE DAMBAR PROTRUSION.

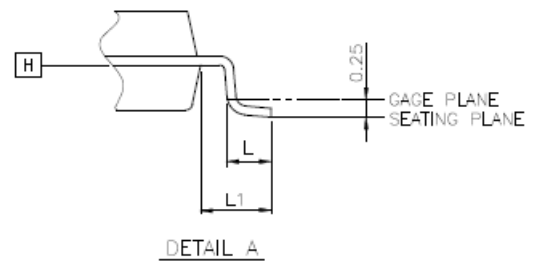


Figure 3-2 : RA8889 Package Outline Dimensions

4. 腳位定義

4.1 並列主控端介面 (25 腳位)

接 腳 名 稱	I/O	腳 位 說 明
XDB[15:0]	IO (8mA)	資料匯流排 資料匯流排提供主控端與RA8889 的並列介面資料傳送。 XDB[15:8] 可以設定 GPIO (GPIO-A[7:0])，前提是沒有設定成 8080/6800 16-bits並列介面資料匯流排。 XDB[7:0] 如果在串列主控端模式下，此訊號也提供為串列的主控端訊號使用，請參考串列主控端介面章節。
XA0	I	命令/資料 選擇 此腳位被使用在選擇命令還是資料的周期。 XA0 = 0，狀態讀取/命令寫入。 XA0 = 1，資料讀取/資料寫入。
XNCS	I	晶片致能 低電位致能，如果主控端設定 RA8889 為串列主控端模式，則此腳位設定為 GPI-B0 並且讀取腳位的值，腳位內部有提升電阻。
XNRD_EN (XEN)	I	致能/讀取致能 當微處理器是 8080 系列，此腳位是當作 XnRD 使用 (讀取資料)，低電位動作。 當微處理器是 6800 系列，此腳位是當作 XEN 使用 (致能信號)，高電位動作。 如果主控端介面設定成串列主控模式，那麼此腳位則為 GPI-B1，並且可讀取腳位上的電壓值。 內建提升電阻。
XNWR_RWN (XRnW)	I	寫入/讀寫 當微處理器介面是 8080 系列，此腳位會成為 XnWR (資料寫入)，低電位動作。 當微處理器介面是 6800 系列，此腳位會成為 XRnW (資料 讀取/寫入)，讀取時是高電位動作，寫入是低電位動作。 如果主控端介面是設定成串列主控模式，那麼此腳位將會成為 GPI-B2。 內建提升電阻。
XNINTR	O (8mA)	中斷信號輸出 告知主控端目前內部狀態的中斷輸出。
XNWAIT	O (8mA)	等待信號輸出 當 XnWAIT 為 high，表示 RA8889 已經準備好傳輸資料，當 XnWAIT 為 low，微處理器應該進入等待周期。
XPS[2:0]	I	並列/串列 主控端介面選擇 00X: (並列主控端) 8080 8/16-bits 資料匯流排介面。 01X: (並列主控端) 6800 8/16-bits 資料匯流排介面。 100: (串列主控端) 3-wire SPI。 101: (串列主控端) 4-wire SPI。 11x: (串列主控端) IIC。 註: 如果主控端介面設定成並列主控端模式，那麼 XPS[0] 為外部中斷接腳。

4.2 串列主控端介面 (與並列主控端介面)

接腳名稱	I/O	腳位說明
XSSCL (XDB[7])	I	SPI 與 IIC 時脈 XSSCL、3-wire、4-wire 串列或 IIC 介面時脈。
XSSDI XSSDA (XDB[6])	I	IIC 資料/4-wireSPI 資料輸入 3-wire SPI 介面: NC, 請連接到 GND。 4-wire SPI 介面: XSSDI 串列介面資料輸入。 IIC 介面: XSSDA 串列介面輸入輸出雙向。
XSSD XSSDO (XDB[5])	IO	3-wire SPI 資料/4-wireSPI 資料輸出/IIC Slave 位置選擇 3-wire SPI I/F: XSSD, 串列介面輸入輸出雙向資料傳輸。 4-wire SPI I/F: XSSDO, 串列介面資料輸出。 IIC 介面: XIICA[5], IIC 裝置位址 bit [5]。
XnSCS (XDB[4])	I	SPI 致能/IIC Slave 位址選擇 XnSCS, 在 3-wire 與 4-wireSPI 串列介面中, 此腳位為致能訊號。 IIC 介面: XIICA[4], IIC 裝置位址 bit [4]。
XIICA[3:0] (XDB[3:0])	I	IIC 介面: IIC Slave 位址選擇 XIICA[3:0], 在 3-wire 與 4-wire SPI 介面: NC, 請連接到 GND。 IIC 介面: IIC 裝置位址 bit [3:0]。

4.3 Serial Flash 或 SPI master 介面 (14 腳位)

接腳名稱	I/O	腳位說明
XNSFCS0	IO (8mA)	外部 Serial Flash/ROM SPI 晶片選擇 0 SPI 晶片選擇接腳 #0 使用在 Serial Flash/ROM 或 SPI 裝置選擇上。 *如果 SPI master 被禁能, 那麼此腳位可以被程式規劃成 GPIO (GPIO-C3), 預設 GPIO-C3 為輸入功能。
XNSFCS1	IO (8mA)	外部 Serial Flash/ROM SPI 晶片選擇 1 SPI 晶片選擇腳#1 使用在 Serial Flash/ROM 或 SPI 裝置選擇上。 * 如果 SPI master 被禁能, 那麼此腳位可以被程式規劃成 GPIO (GPIO-C4), 預設 GPIO-C4 為輸入功能。 *如果 xtest [2:1]不等於 01b 那麼在 reset 週期時會自動 pull-high。
XNSFCS2	IO (8mA)	外部 Serial Flash/ROM SPI 晶片選擇 2 SPI 晶片選擇腳 #2 使用在 Serial Flash/ROM 或 SPI 裝置選擇上。
XNSFCS3	IO (8mA)	外部 Serial Flash/ROM SPI 晶片選擇 3 SPI 晶片選擇腳 #3 使用在 Serial Flash/ROM 或 SPI 裝置選擇上。
XSCK	IO (8mA)	SPI 串列時脈 此腳位是串列時脈輸出, 主要是給 Serial Flash/ROM 或 SPI 裝置使用。 * 如果 SPI master 介面被禁能, 那麼此腳位可以被程式規劃為 GPIO (GPIO-C0); 預設 GPIO-C0 為輸入功能。

接 腳 名 稱	I/O	腳 位 說 明
XMOSI (XSIO0)	IO (8mA)	主輸出從輸入 Single 模式: Serial Flash/ROM 或 SPI 裝置輸入資料用。對 RA8889 而言此腳為輸出。 Dual 模式: 此腳位為雙向資料傳送 #0 (SIO0)，此功能只能在 Serial flash DMA 使用。 *如果 SPI master 介面被禁能，那麼此腳位可以被程式規劃為 GPIO (GPIO-C1); 預設 GPIO-C1 為輸入功能。
XMISO (XSIO1)	IO (8mA)	主輸入從輸出 Single 模式: Serial Flash/ROM 或 SPI 裝置輸出資料用。對 RA8889 而言此腳為輸入。 Dual 模式: 此腳位為雙向資料傳送 #1 (SIO1)。此功能只能在 Serial flash DMA 使用。 *如果 SPI master 介面被禁能，那麼此腳位可以被程式規劃為 GPIO (GPIO-C2)，預設 GPIO-C2 為輸入功能。
XSIO2	IO (8mA)	從輸入 IO2 Qaud mode: Serial Flash/ROM 或 SPI 裝置輸出資料用。對 RA8889 而言此腳為輸入。
XSIO3	IO (8mA)	從輸入 IO3 Qaud mode: Serial Flash/ROM 或 SPI 裝置輸出資料用。對 RA8889 而言此腳為輸入。
XSPI1_SCK	IO (8mA)	SPI 串列時脈 (SPI 1) 此腳位是串列時脈輸出，主要是給 Serial Flash/ROM 或 SPI 裝置使用。 * 如果 SPI master 介面被禁能，那麼此腳位可以被程式規劃為 GPIO (GPIO-C0); 預設 GPIO-C0 為輸入功能。
XSPI1_MSIO0	IO (8mA)	主輸出從輸入 (SPI 1) Single 模式: Serial Flash/ROM 或 SPI 裝置輸入資料用。對 RA8889 而言此腳為輸出。 Dual 模式: 此腳位為雙向資料傳送 #0 (SIO0)，此功能只能在 Serial flash DMA 使用。 *如果 SPI master 介面被禁能，那麼此腳位可以被程式規劃為 GPIO (GPIO-C1); 預設 GPIO-C1 為輸入功能。
XSPI1_MSIO1	IO (8mA)	主輸入從輸出 Single 模式: Serial Flash/ROM 或 SPI 裝置輸出資料用。對 RA8889 而言此腳為輸入。 Dual 模式: 此腳位為雙向資料傳送 #1 (SIO1)。此功能只能在 Serial flash DMA 使用。 *如果 SPI master 介面被禁能，那麼此腳位可以被程式規劃為 GPIO (GPIO-C2)，預設 GPIO-C2 為輸入功能。

接腳名稱	I/O	腳位說明
XSPI1_MSIO2	IO (8mA)	從輸出 IO 2 (SPI 1) Qaud mode: Serial Flash/ROM 或 SPI 裝置輸出資料用。對 RA8889 而言此腳為輸入。
XSPI1_MSIO3	IO (8mA)	從輸出 IO 3 (SPI 1) Qaud mode: Serial Flash/ROM 或 SPI 裝置輸出資料用。對 RA8889 而言此腳為輸入。

4.4 PWM 介面 (2 腳位)

接腳名稱	I/O	腳位說明
XPWM0	IO (8mA)	PWM 訊號輸出 1 XPWM 0 的輸出模式可以在暫存器中指定。 如果 PWM 被禁能，那麼此腳位可以被程式規劃為 GPIO (GPIO-C7)，預設 GPIO-C7 是輸入功能或是輸出核心時脈。
XPWM1 (XCLK3)	IO (8mA)	PWM 訊號輸出 2 / 時脈 3 輸入(螢幕掃描時脈) 當 XTEST[0]為低電位時： XPWM1 可以被設定為輸出其輸出模式可經由暫存器設定來完成。那麼其輸出可以指定為標準的 XPWM1 功能，oscillator 時脈輸出或是 SCAN 頻寬不足與超過記憶體位址的錯誤旗標。 當 XTEST[0] 為高電位時： XPWM1 腳位就是外部螢幕掃描時脈 3 輸入。

4.5 鍵盤掃描 (10 腳位)

接腳名稱	I/O	腳位說明
XKIN[4:0]	I	按鍵資料或 GPIs (General Purpose Input) 按鍵資料輸入 (預設)，內建 pull-up 電阻。 XKIN[0] 具有 IIC master 的 XSCL 功能。 In RA8889 ，XKIN [4:1] 與 XPDAT、GPIO-D 共用腳位。
XKOUT[4:0]	O (2mA)	Keypad 閃控或 GPOs (General Purpose Output) Keypad 矩陣使用閃控掃描鍵盤，腳位上為 open-drain 輸出 (預設)。 XKOUT[0] 具有 IIC master 的 XSDA 功能。 In RA8889 ，XKOUT [4:1] 與 XPDAT、GPIO-D 共用腳位。

4.6 LCD 螢幕數位介面 (28 腳位)

接 腳 名 稱	I/O	腳 位 說 明																																																																																																																																	
XPCLK	O (8mA)	螢幕掃描時脈 螢幕掃描時脈相容於通用的 TFT 介面訊號。 此訊號為 SPLL 驅動產生。																																																																																																																																	
XVSYNC	O (4mA)	VSYNC Pulse 垂直同步訊號 VSYNC 相容於通用的 TFT 介面訊號。																																																																																																																																	
XHSYNC	O (4mA)	HSYNC Pulse 水平同步訊號 HSYNC 相容於通用的 TFT 介面訊號。																																																																																																																																	
XDE	O (4mA)	Data 致能 通用 TFT 介面的 data 有效或 data 致能信號。																																																																																																																																	
XPDAT [23:0]	IO (4mA)	LCD 螢幕資料匯流排 輸出資料至 TFT LCD 資料匯流排，RA8889 可經由暫存器設定以支援 64K/262K/16.7M 色深，使用者可以經由不同的設定連結相對應的 RGB 匯流排。																																																																																																																																	
		Pin Name	Digital TFT Interface				TFT output Setting	11b (GPIO)	10b (16-bits)	01b (18-bits)	00b (24-bits)	XPDAT[0]	GPIO-D0/ XKIN[1]			B0	XPDAT[1]	GPIO-D1/ XKIN[2]			B1	XPDAT[2]	GPIO-D6/ XKIN[4]		B0	B2	XPDAT[3]	GPIO-E0	B0	B1	B3	XPDAT[4]	GPIO-E1	B1	B2	B4	XPDAT[5]	GPIO-E2	B2	B3	B5	XPDAT[6]	GPIO-E3	B3	B4	B6	XPDAT[7]	GPIO-E4	B4	B5	B7	XPDAT[8]	GPIO-D2/ XKIN[3]			G0	XPDAT[9]	GPIO-D3/ XKOUT[3]			G1	XPDAT[10]	GPIO-E5	G0	G0	G2	XPDAT[11]	GPIO-E6	G1	G1	G3	XPDAT[12]	GPIO-E7	G2	G2	G4	XPDAT[13]	GPIO-F0	G3	G3	G5	XPDAT[14]	GPIO-F1	G4	G4	G6	XPDAT[15]	GPIO-F2	G5	G5	G7	XPDAT[16]	GPIO-D4/ XKOUT[1]			R0	XPDAT[17]	GPIO-D5/ XKOUT[2]			R1	XPDAT[18]	GPIO-D7/ XKOUT[4]		R0	R2	XPDAT[19]	GPIO-F3	R0	R1	R3	XPDAT[20]	GPIO-F4	R1	R2	R4	XPDAT[21]	GPIO-F5	R2	R3	R5	XPDAT[22]	GPIO-F6	R3	R4	R6	XPDAT[23]	GPIO-F7	R4	R5	R7
		Pin Name	Digital TFT Interface																																																																																																																																
		TFT output Setting	11b (GPIO)	10b (16-bits)	01b (18-bits)	00b (24-bits)																																																																																																																													
		XPDAT[0]	GPIO-D0/ XKIN[1]			B0																																																																																																																													
		XPDAT[1]	GPIO-D1/ XKIN[2]			B1																																																																																																																													
		XPDAT[2]	GPIO-D6/ XKIN[4]		B0	B2																																																																																																																													
		XPDAT[3]	GPIO-E0	B0	B1	B3																																																																																																																													
		XPDAT[4]	GPIO-E1	B1	B2	B4																																																																																																																													
		XPDAT[5]	GPIO-E2	B2	B3	B5																																																																																																																													
		XPDAT[6]	GPIO-E3	B3	B4	B6																																																																																																																													
		XPDAT[7]	GPIO-E4	B4	B5	B7																																																																																																																													
		XPDAT[8]	GPIO-D2/ XKIN[3]			G0																																																																																																																													
		XPDAT[9]	GPIO-D3/ XKOUT[3]			G1																																																																																																																													
		XPDAT[10]	GPIO-E5	G0	G0	G2																																																																																																																													
		XPDAT[11]	GPIO-E6	G1	G1	G3																																																																																																																													
		XPDAT[12]	GPIO-E7	G2	G2	G4																																																																																																																													
		XPDAT[13]	GPIO-F0	G3	G3	G5																																																																																																																													
		XPDAT[14]	GPIO-F1	G4	G4	G6																																																																																																																													
		XPDAT[15]	GPIO-F2	G5	G5	G7																																																																																																																													
		XPDAT[16]	GPIO-D4/ XKOUT[1]			R0																																																																																																																													
		XPDAT[17]	GPIO-D5/ XKOUT[2]			R1																																																																																																																													
		XPDAT[18]	GPIO-D7/ XKOUT[4]		R0	R2																																																																																																																													
		XPDAT[19]	GPIO-F3	R0	R1	R3																																																																																																																													
		XPDAT[20]	GPIO-F4	R1	R2	R4																																																																																																																													
		XPDAT[21]	GPIO-F5	R2	R3	R5																																																																																																																													
		XPDAT[22]	GPIO-F6	R3	R4	R6																																																																																																																													
		XPDAT[23]	GPIO-F7	R4	R5	R7																																																																																																																													
*未使用的腳位可以被程式規劃成 GPIO-D/E/F(預設) 或 XKIN/XOUT，預設是 18bpp 色深模式，因此 XPDAT[17:16/8:9/1:0] 預設是 GPI 模式。																																																																																																																																			

4.7 時脈與重置與測試模式 (6 腳位)

接腳名稱	I/O	腳位說明
XI (XCLK1)	I	Crystal 輸入/Clock 1 輸入 建議外接的 Crystal 頻率範圍必須是 10MHz。 當 XTEST[0] pin 被設置為低準位時，XI (XCLK1) 腳位是被提供給內部相關的 PLL 電路使用，所以在這樣的應用條件下，XI (XCLK1) 腳位必須要連接到一個外部的 crystal，以便產生 RA8889 所需相關的時脈訊號。 相反地，當 XTEST[0] pin 被設置為高準位時，XI (XCLK1) 腳位將被拿來當作外部時脈的輸入引腳。
XO	O	Crystal 輸出 XO 腳位為內部相關 PLL 電路的輸出引腳，XO 腳位應該被連接至外部的 crystal。
XNRST	I/OC	重置輸入訊號 為了避免雜訊產生錯誤的重置訊號，外部重置訊號的準位必須最少要有 256 OSC 的時脈周期。
XTEST[0]	I	時脈測試模式 內建 pull down 電阻 此腳位是提供給晶片測試使用的，在標準操作上此腳位應該要連接至 GND。 0: 標準模式，使用內部 PLL 時脈。 1: 忽略 PLL，晶片時脈改使用外部 CLK1I、CLK2I、CLK3I 輸入。
XTEST[2:1]	I	晶片測試模式 00: 標準模式。 01: 令 SPI master 腳位浮接 (使用在 in-system-programming)。 1X: 保留。

4.8 電源與接地

接腳名稱	I/O	腳位說明
LDO1_OUT LDO2_OUT LDO3_OUT	P	LDO 外接電容 外接 1uF 電容到地。
VDD33	P	IO VDD 3.3V IO 電源輸入。
VSS	P	GND IO Cell/Core 接地。